

## EUROPEAN PATENT OFFICE

B

## Patent Abstracts of Japan

PUBLICATION NUMBER : 01287965  
 PUBLICATION DATE : 20-11-89

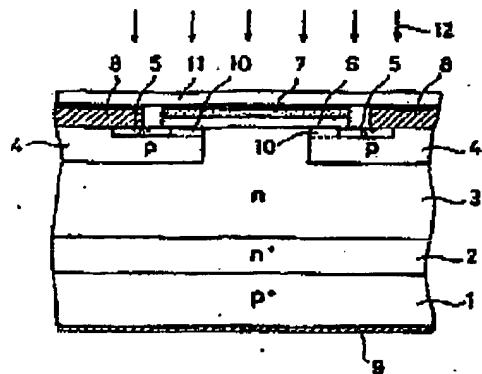
APPLICATION DATE : 13-05-88  
 APPLICATION NUMBER : 63117385

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : HAGINO HIROYASU;

INT.CL. : H01L 29/78 H01L 21/322 H01L 29/68

TITLE : MANUFACTURE OF  
 SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To suppress a decrease in a threshold voltage value within an allowable range, and to perform a high speed operation by manufacturing an insulated gate type transistor on a semiconductor substrate, and irradiating a coating material covering the surface of the transistor with an electron beam.

CONSTITUTION: A source electrode 8 made of metal such as aluminium or the like for electrically connecting an n-type source region 5 to a p-type base region 4 is formed, and a drain electrode 9 chemically connected to a p<sup>+</sup> type drain layer 1 is formed. The surface of an IGBT (conductivity modulation element) wafer formed in this manner is covered with a thin film 11 having approx. 100μm of thickness, and the film 11 is irradiated with an electron beam 12 to damage an n-type body layer 3, thereby shortening the life time of holes. Thus, a variation in the threshold value voltage based on the irradiation with the electron beam is suppressed in an allowable range, and an insulated gate transistor having short turning OFF time can be manufactured.

COPYRIGHT: (C)1989,JPO&Japio

◎日本国特許庁(JP) ◎特許出願公開  
 ◎公開特許公報(A) 平1-287965

◎Int.Cl.<sup>4</sup>  
 H 01 L 29/78  
 21/022  
 29/00

検索記号 321  
 特許登録番号 J-8422-5F  
 L-7738-5F  
 8828-5F審査請求 未請求 請求項の数 1 (全5頁)

◎公開 平成1年(1989)11月20日

◎発明の名称 半導体装置の製造方法

◎特 願 昭63-117385  
 ◎出 願 昭63(1988)5月13日

◎発 明 者 松 勇 信 善 兵庫県伊丹市瑞原4丁目1番地 三共電機株式会社北伊丹  
 製作所内

◎出 願 人 三共電機株式会社 東京都千代田区九の内2丁目2番3号  
 ◎代 願 人 弁理士 大岩 増瑞 外2名

項 目 項

1. 発明の名称

半導体装置の製造方法

2. 技術分類の範囲

(1) 半導体装置を準備する第1工程と、  
 並び半導体基板上に遮光ゲート型トランジスタ  
 を製造する第2工程と、

半導体装置で遮光された遮光トランジスタの  
 基板上を被覆して用うる第3工程と、

遮光トランジスタの位置を上より電子線を  
 照射する第4工程とを含む半導体装置の製造方法。

3. 発明の詳細な説明

【装置上の適用分野】

この発明は遮光ゲート型トランジスタのゲート  
 オフ時間回数を四つ半導体装置の製造方法に關  
 するものである。

【技術的背景】

電子物性性質のカチオナル電圧制御型の積層  
 型素子「GATE Isolated Gate Bipolar Trans  
 istor」表示する開発である。

前述において、1以上の半導体基板からなる  
 ハーフレイン型である、その一方全面上にはチャ  
 リアを削除するためのハーフファブ2が形成さ  
 れてある。このハーフファブ2の表面とにはハ  
 ルディア層3が形成されている。このハーフディア層3  
 の表面の一部領域には、P部不純物をイオン注入  
 あるいは熱処理することによりウエーブベース領域4が形  
 成され、さうにこのウエーブベース領域4の表面の一部  
 領域には、高濃度のカバ不足をイオン注入する  
 いは熱処理することによりハーフソース領域5が形成  
 されている。ハーフディア層3の表面との接觸上  
 にはゲート酸化層6が形成され、このゲート酸化  
 層6は掩蔽する1回目トセル層マスクとなるよう  
 ハーフディア層3の表面にも形成されている。ゲー  
 ト層を削る上に並列にはボリシリコンから成るゲ  
 ート電極7が形成され、またウエーブベース領域4の上  
 にはソース段階8の導方部に電気的に接続するよ  
 うに開孔部アルミなどの金属のソース電極9が形  
 成されている。また、ハーフレイン層1の表面に

は負極のドレイン電圧を正としIGBTセルに方し  
一時に形成されている。

ロボディ構造のソース側端子で挟まれた  
ロバース側端子の端部はリチウムのMOS構造  
となっており、ゲート電圧 $V_{G1}$ （源極電圧）  
を印加することにより、ゲート電圧 $V_{G1}$ のロバース  
側端子の表面近傍のチャネル領域10が正極に  
変換し、このチャネル領域10を通じて、電子が  
ソース側端子よりロボディ側端子へと流れれる。  
一方、D<sup>+</sup>ドレイン端子からは負極キャリアであ  
る正孔がロボディ構造に嵌入され、その一部分は上  
記電子と反発して変換し、残りは正極電圧とし  
てロバース側端子に還れる。この時にIGBTは、  
基本的にはバイポーラの動作を示し、ロボディ構造  
では、正孔による正極表面の表面に上り正孔浓度  
が増大することにより、従来のパワーMOSに比  
べて低いオン電圧、大きい電流容量を実現できる  
構造である。

通常のMOSFETでは、500Vを越えるよ

る時が空氣中の電気と反応しオゾンが大量に発生  
する。このオゾン等のイオングリGDTをスル電  
圧に曝けたことでチャネル領域10が正極に反  
転しやすくなりIGBTの漏電流 $V_{DS}$ が発生  
(以下)してしまう。また電極電子導の遮断器と  
漏電流 $V_{DS}$ の発生 $V_{DS}$ を示したグラフである  
が、同様に示すように、電子導の遮断器の漏電流に  
伴い、漏電流 $V_{DS}$ が大きく低下してゆく。

そこで300Vで既存の遮断器（2層構造）に  
より電子導電部の漏電流 $V_{DS}$ の低下及びロ  
ボディ構造の遮断（アニール）をさせていた。  
また、IGBT動作時の漏電上昇に伴うアニール  
により、動作中にかかる漏電流 $V_{DS}$ 及びカーン  
メフ動作の反応を防ぐためにも、その300V遮  
断の漏電流によるアニールが必要である。

しかし $V_{DS}$ の低下が大きすぎると、 $V_{DS}$ の低下  
を遮断器内に形成するためには500V遮断の  
漏電流での遮断器が必要となり、ロボディ構造の  
漏電をほとんど遮断させてしまうことになってしま  
い。結果正孔のライフタイムは電子の漏電の状

## 特許平1-287805(2)

うな高耐圧素子ではロボディ構造のオン抵抗を非  
常に大きくなる必要があるが、IGBTではロボ  
ディ構造に上り遮断器なりロボディ構造の漏電を削  
除して下げる事が可能となり、漏電圧でかつオン  
漏電の低い素子を実現できる。

（発明が解決しようとする課題）

発明の1GDTは以上のように構成されていた。

また、負のゲート電圧（- $V_{G1}$ ）を印加するこ  
とで、IGBTをオフさせることはできるが、チ  
ャネル領域10の導電性がホールに陥ると電子ヒ  
ドリに遮断されるが、D<sup>+</sup>ドレイン端子から入  
れた正孔は内部遮断する以外にない。従って、正  
孔のライフタイムが長いとカーンメフ動作が強く  
なり高耐圧性に対応をきたす困難度があった。

正孔の寿命を短くする方法の一つとして実現し  
たIGBTへの電子導の遮断が挙げられる。この  
電子導の遮断によりロボディ構造に遮断を可能と  
ことで、正孔のライフタイムを短くできる。

しかしながら、電子導を遮断することによりゲ  
ート電化回路に負荷を与え、さらに周囲する半

導に寄ってしまうという問題点があった。

この発明は上記のような問題点を解決するため  
に示されたもので、漏電流遮断の低下を半導体内部  
に示す遮断動作を実現した半導体整流の構造  
方法を提供することを目的とする。

（技術を解決するための手段）

この内にかかる半導体整流の実現方法は、半  
導体整流を構成する第1工段と、第2半導体整流  
上に接続ゲート型トランジスタを構成する第2工  
段と、前記第2工段で構成されたゲートトランジス  
タの表面を接続側で用う第3工段と、前記トラン  
ジスタの漏電遮断側とより電子導を形成する第  
4工段とを含んでいる。

（作用）

この発明にかかるトランジスタへの電子導の導  
入は、被覆を介して行なわれるため、空氣中のオ  
ゾン等のイオングリトランジスタ表面に会合するこ  
とはない。

（実施例）

第1段はこの発明の一次実現であるIGBTの

製造方法の説明である。

以下、第1回を参照して IGBT の製造方法を示す。まず、ポロニウムの不純物を有する比較的  $\pm 0.01$  の程度の  $\mu$ ドレイン膜 1 上に、厚さ 20  $\mu$ m、比抵抗  $0.10 \Omega \cdot \text{cm}$  の  $\mu$ バッファ膜 2 をエビタキシャル成長により形成する。さらに直線的にエビタキシャル成長により約  $0.01$  の高純度の  $\mu$ ゲートダイオード膜 3 と  $100 \mu\text{m}$  程度の厚さで形成する。ロボティクス上記した厚さ、比抵抗で 1 000  $\Omega$  位成の開通性がある。

ロボティクス上記の後で  $1500 \text{~A}$  程度の熱処理を施し、この熱処理によりドリクリコン膜を形成する。これらの熱処理、ドリクリコン膜に付する界面酸素によってゲート膜を陥れゲート電極 7 を形成し、このゲート電極 7 をマスクとしてイオン注入法によりボロンを注入し、ロバース開通性を形成する。さらに同じくゲート電極 7 をマスクとしてリソフ、ヒストの不純物を含むロバース開通性を形成又はイオン注入法によって形成する。次にロバース開通性とロバース開通性を組み

合  $\times 10^{14}/\text{cm}^2$  の電子発射率を示した場合、フィルム膜 1 1 を有した IGBT で  $-10 \text{~V}$  開通、フィルム膜を有さなかった IGBT で  $-28 \text{~V}$  開通の開通電圧変化  $\Delta V_{th}$  が示された。

次に、フィルム膜 1 1 を有する IGBT の開通電圧変化  $\Delta V_{th}$  のための熱処理を行う。次に膜は、フィルム膜の有無による電子発射率の IGBT のアニール温度と開通電圧の関係、及びアニュール温度とターンオフ電圧の関係を示したグラフである。図中に示すように、 $-2$ 、 $-3$  開通の開通電圧変化  $\Delta V_{th}$  を計算結果とすれば、電子発射率にフィルム膜 1 1 を有した IGBT (開通  $-3$  で示す) の開通電圧  $V_{th}$  は  $3.20 \sim 3.30$  で開通で示す。一方、フィルム膜 1 1 を有さなかった IGBT (開通  $-3$  で示す) の開通電圧は  $4.80$  以上とのアニール温度が示される。

一方、アニール温度によりロボティクス上記することによるターンオフ時間は電子発射率のフィルム膜の有無に開通なく同一である (開通  $-3$  で示す)。要って、電子発射率時にフィルム

### 特許平1-287965(3)

第1回よりシアルミ等の金属よりなるソース電極 8 を形成し、さらにドリクリン膜にオーミック触発されドリクリン電極 9 が形成される。

このようして形成された IGBT ウエハの表面を約  $100 \mu\text{m}$  程度の薄いフィルム膜 1 1 で被う。このフィルム膜 1 1 による遮蔽性、ポリイミドやレジスト等を直接にスピナーベー等でコーティングすることで熱効率を考慮させフィルム化すること可能である。そして、第1回で示すようにフィルム膜 1 1 上から第2回第 1 2 を用意することでのロボティクスに熱効率を考慮、正負のライフタイムを短くする。第2回はフィルム膜 1 1 の有無により IGBT の電子発射率と開通電圧変化  $\Delta V_{th}$  の開通電圧を示すグラフである。開通に示すようにフィルム膜 1 1 を有する IGBT (開通  $-3$  で示す) の方が、フィルム膜を有さない IGBT (開通  $-3$  で示す) より、電子発射率は多く開通電圧変化  $\Delta V_{th}$  は半分以下程度に抑えられていることが分かる。一方を示すと、厚さ  $1500 \text{~A}$  のゲート電極も組み IGBT の開通電圧  $1 \text{~M}\Omega$ 、ドーブ

第1回を示した IGBT は  $3.20 \sim 3.30$  で開通の開通電圧で開通電圧  $V_{th}$  が開通するためターンオフ時間は 1  $\mu\text{s}$  の程度であるのに付して、電子発射率にフィルム膜 1 1 で開通  $-3$  の IGBT は  $3.80$  で以上の開通度で開通電圧  $V_{th}$  が開通するため、4  $\sim 5 \mu\text{s}$  と、電子発射率が膜の特性に因ってせう。

このように、フィルム膜 1 1 を形成した IGBT 上より電子発射率することと、オゾン等のイオンが  $10^{14} \text{~A/cm}^2$  の  $\mu$ エバ表面に吸引するのを規定に貼り、開通電圧変化  $\Delta V_{th}$  を最小限に抑制できる。このため、ロボティクスが完全に開通する以前のアニール温度で開通電圧  $V_{th}$  の遮蔽性にあたる開通が図れる。要ってターンオフ時間の開通を抑制できる。

なお、フィルム膜 1 1 の製造方法は実施例に示した以外にも高純度やポリエチレンで膜をつくり、その中に IGBT ウエハを入れてから熱く、溶融を表面に付けてもよい。しかしながら、180  $^{\circ}\text{C}$  の開通ラインに電子発射率がイオン注入膜の上に形成されている場合、実験例で示した方法

が自動化に適している。

また、フィルム被り100度は100度への電子線の過剰量を有して十分に電子線を吸収が可能。加速電圧 0.2~1.0 kV程度で照射する場合は100~200度の温度低下にすることが可能である。

また、この実験例ではカチャカルトGBTに照射して調べたが、ロチマネルGBTにも同様である。

#### (初期の測定)

以上説明したように、この実験によれば、トランジスタへの電子線の照射を被覆層を分して行うため、各個性質のアニュール温度で完全した熱的電圧比測定することができるため、ターンオフ時間の早い熱結ゲート型トランジスタを構成することができる効果が得られる。

#### 4. 回路の回路の測定

第1図はこの実験の一実験例で約100度の回路方法を示すGBTの回路図、第2図はこの回路により得られたGBTにおける電子線量と回路電圧変化の関係を示すグラフ、第3図

#### 特許平1-287965(4)

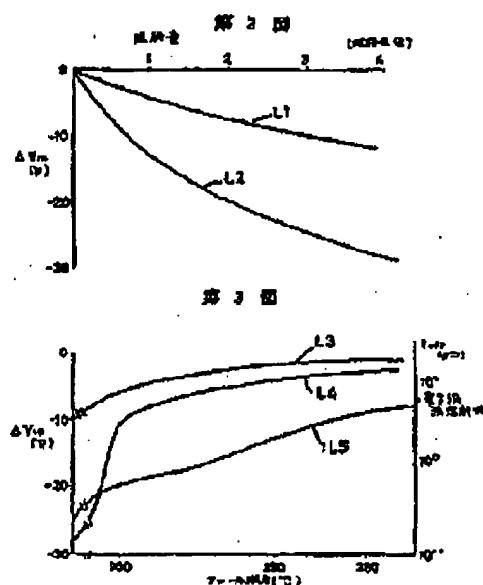
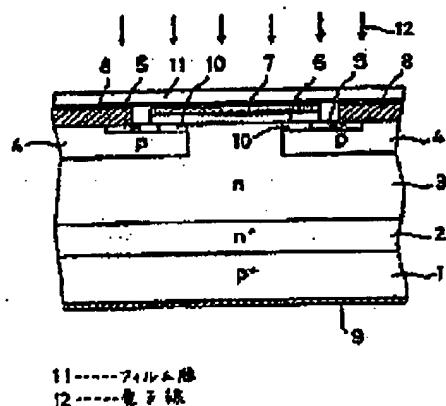
はアニュール温度とGBTの回路電圧を示すグラフ、第4図は熱結の100度を示す回路図、第5図は熱結の100度における電子線過剰量と回路電圧変化の関係を示すグラフである。

図において、11はフィルム被り、12は電子線である。

各自、各回路同一符号体同一または接続部分を示す。

元祖人 大田村謙

第1図



特開平1-287965(5)

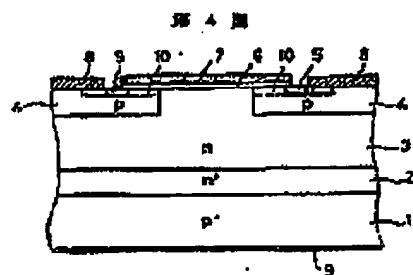
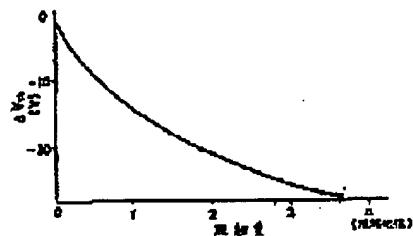


図5



-281-